

SPECIFICATION

MODEL : B12008-Serial Wire Debug(SWD)

PART NO : _____

VERSION : V1.01

Approver		Check	Design
GM	PM		

Customer Confirm

目錄

1	軟體註冊	3
2	人機介面	6
3	使用說明	10

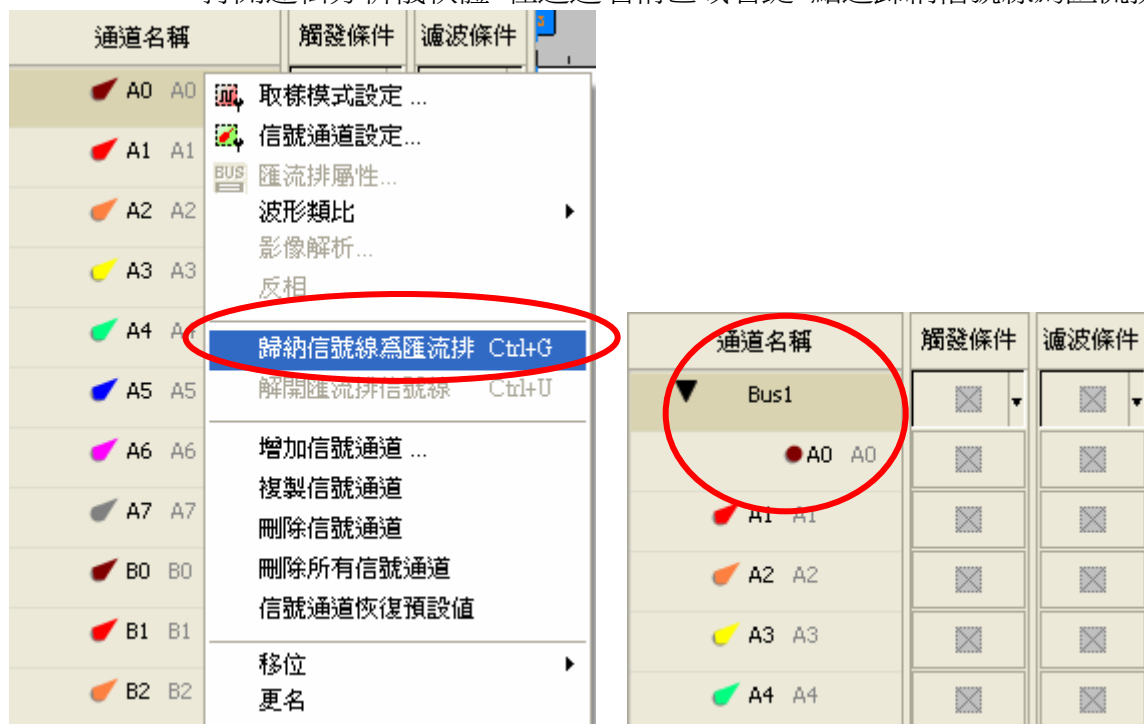
1 軟體註冊

軟體註冊請依照下列步驟進行註冊。

※ 注 1：所有匯流排註冊方式皆相同，註冊時依照流程即可，下圖註冊以 BUS 匯流排協定為範例，藉以參考。

※ 注 2：本說明書若有任何改動恕不另行通知。因模組版本升級而造成的與本說明書不符，以模組軟體為準。

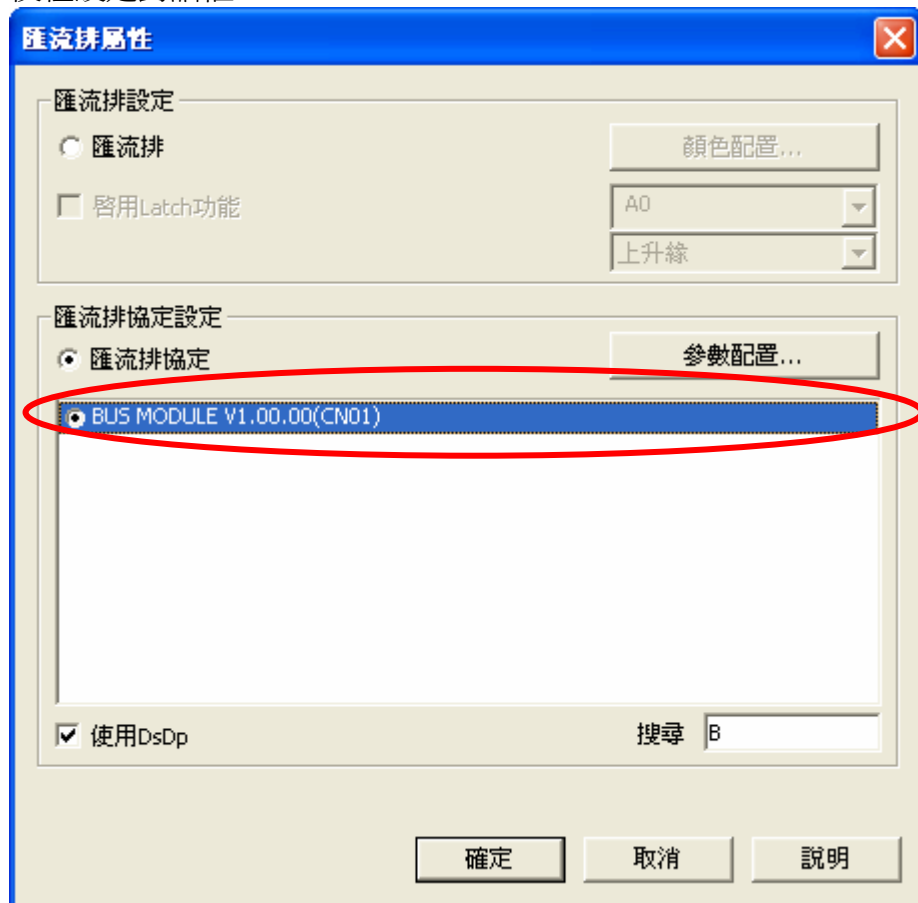
STEP 1. 打開邏輯分析儀軟體，在通道名稱區域右鍵，點選歸納信號線為匯流排，把 A0 歸納為 Bus1。



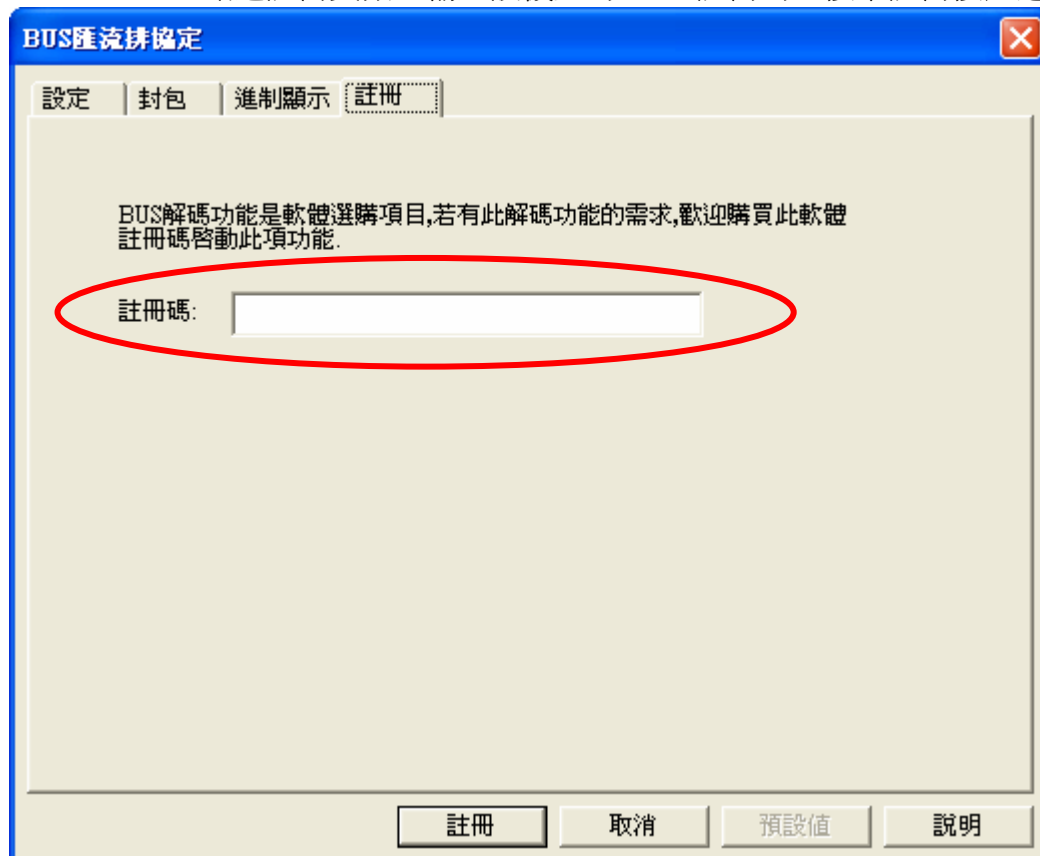
STEP 2. 選擇 Bus1，再在通道區域右鍵，點選匯流排屬性，調出匯流排屬性對話框。



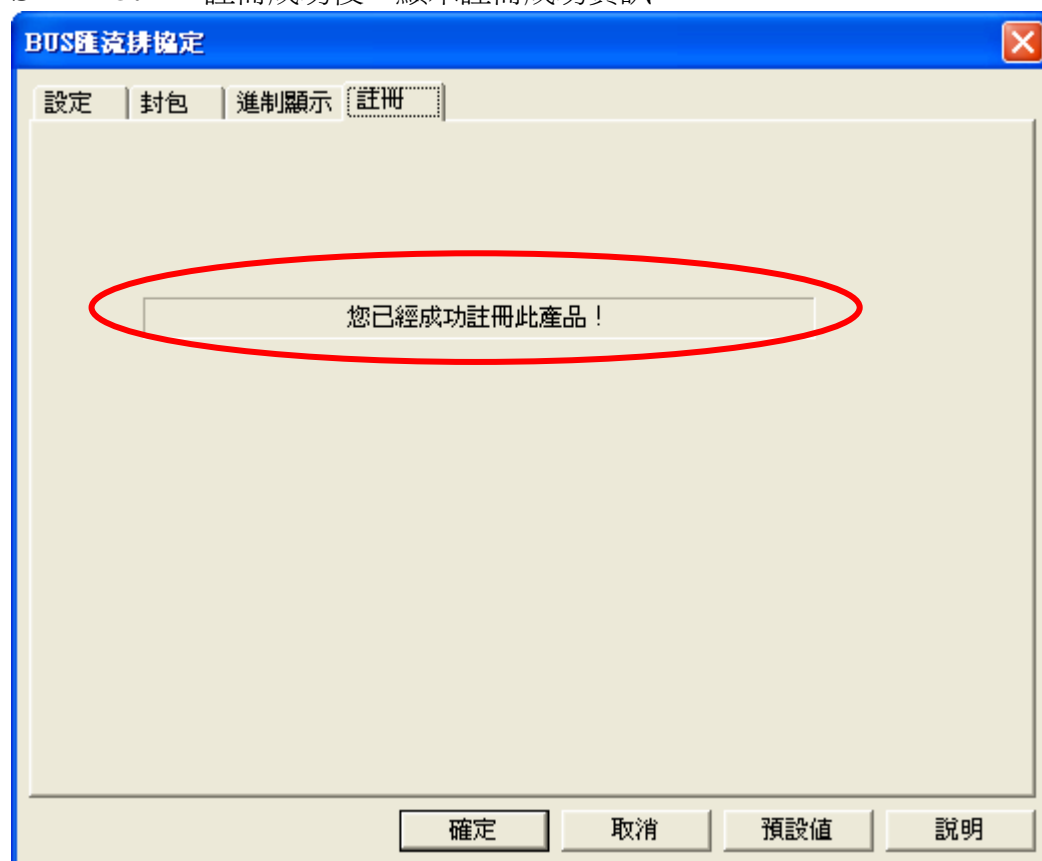
STEP 3. 在匯流排屬性對話框，點選 BUS MODULE V1.00.00(CN01)，再單擊參數配置按鈕調出該模組設定對話框。



STEP 4. 點選註冊頁籤，輸入該機型的 BUS 註冊碼，按下註冊按鈕進行註冊。



STEP 5. 註冊成功後，顯示註冊成功資訊。



2 人機介面

在設定部分，Serial Wire Debug(SWD)相關設定可參考下圖介面。

設定頁



通道設定：

Serial Wire Debug (SWD) 匯流排協定需 2 線或 2 線以上才可解碼，時脈線 SWCLK 預設為 A0，資料線 SWDIO 預設為 A1。

匯流排協定設定：

CtrlSel：可選擇 0 或是 1，預設值為 0。

Bank：勾選後可選擇 0、1、2、3、4、5、6、7、8、9、10、11、12、13、14、15，預設不勾選。

當匯流排搜索到 Select 暫存器的操作時，啟用該暫存器的內容來解碼：勾選此項時，當匯流排搜索到 Select 暫存器的操作時，啟用該暫存器的內容來解碼。

進階設定：



可設置 AP(Access Port)暫存器顯示及 DP(Debug Port)暫存器顯示。

AP(Access Port)暫存器：可點選預設、JTAG-AP 或 MEM-AP。

點選預設，暫存器顯示列表灰色狀態；

點選 JTAG-AP，暫存器顯示列表可設置 AP-CSW Register、AP-PSEL Register、AP-PSTA Register、AP-BRFIFO1 Register、AP-BWFIFO1 Register、AP-BRFIFO2 Register、AP-BWFIFO2 Register、AP-BRFIFO3 Register、AP-BWFIFO3 Register、AP-BRFIFO4 Register、AP-BWFIFO5 Register、AP-IDR Register。

點選 MEM-AP，暫存器列表可設置 AP-CSW Register、AP-IDR Register、AP-TAR Register、AP-DRW Register、AP-BD0 Register、AP-BD1 Register、AP-BD2 Register、AP-BD3 Register、AP-CFG Register、AP-BASE Register。

DP(Debug Port)暫存器：勾選開啓後，暫存器列表可設置 DP-IDCODE Register、DP-ABORT Register、DP-CTRL/STAT Register、DP-WCR Register、DP-RESEND Register、DP-SELECT Register、DP-RDBUFF Register、DP-ROUTESEL Register。

匯流排協定顏色：

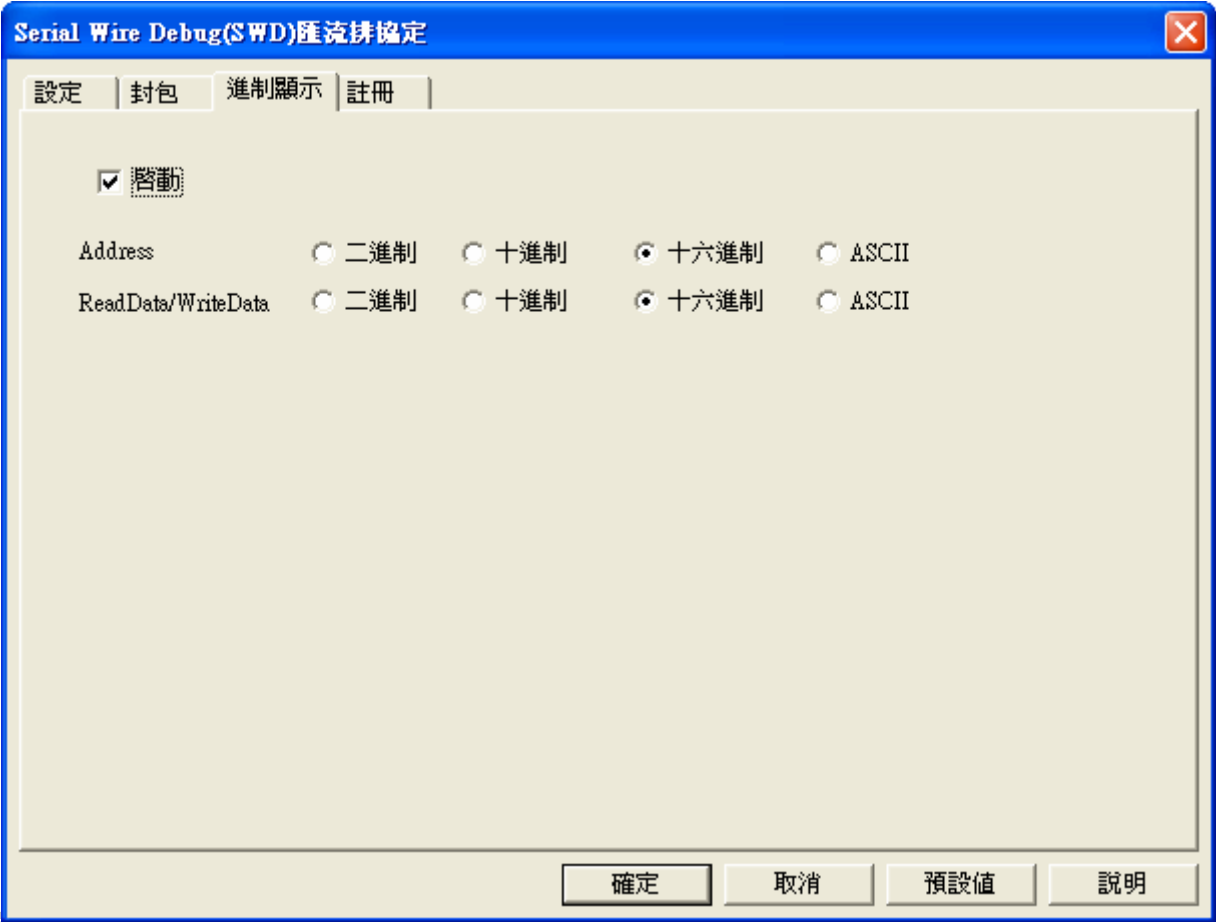
使用者可自行設定解碼欄位的顏色。

封包頁



資料可依使用者喜好調整封包顏色，勾選項目將顯示在封包列表中，未勾選項目將不會顯示在封包列表中。

進制顯示頁



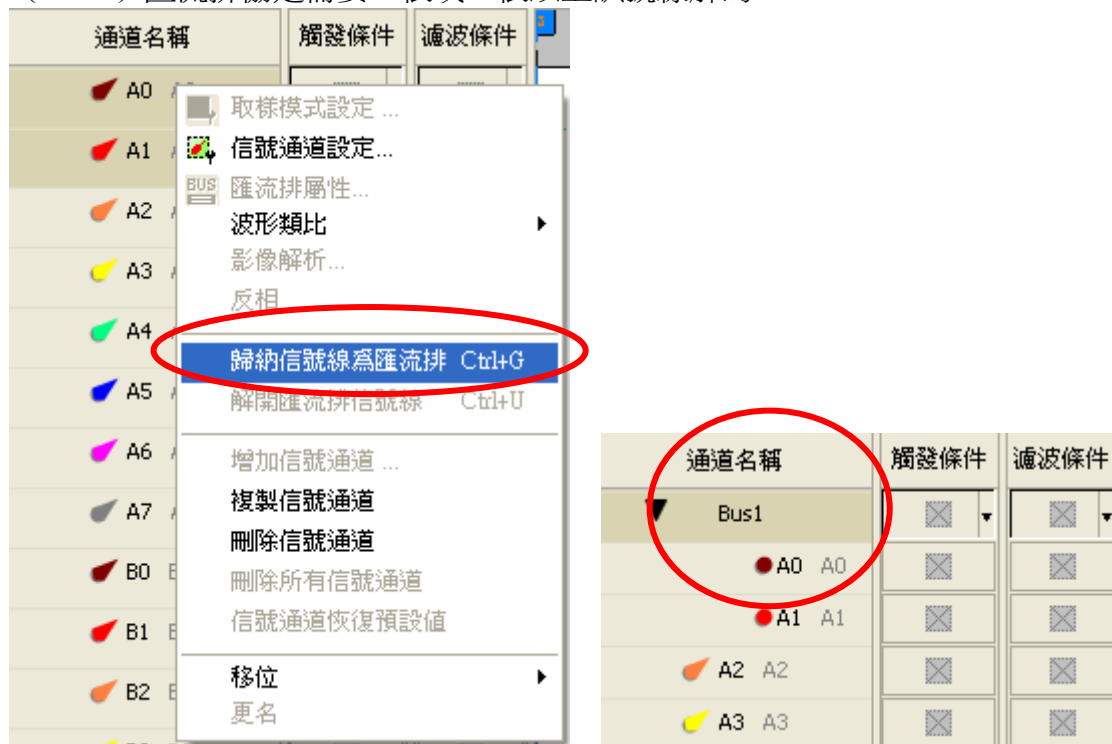
當啟用自定義進制顯示時，Address、ReadData/WriteData 用戶可自定義其進制，波形區、封包列表 Address、ReadData/WriteData 資料格式受模組控制。不啟用時，為灰色狀態，不可點選進制設定。

註冊頁



3 使用說明

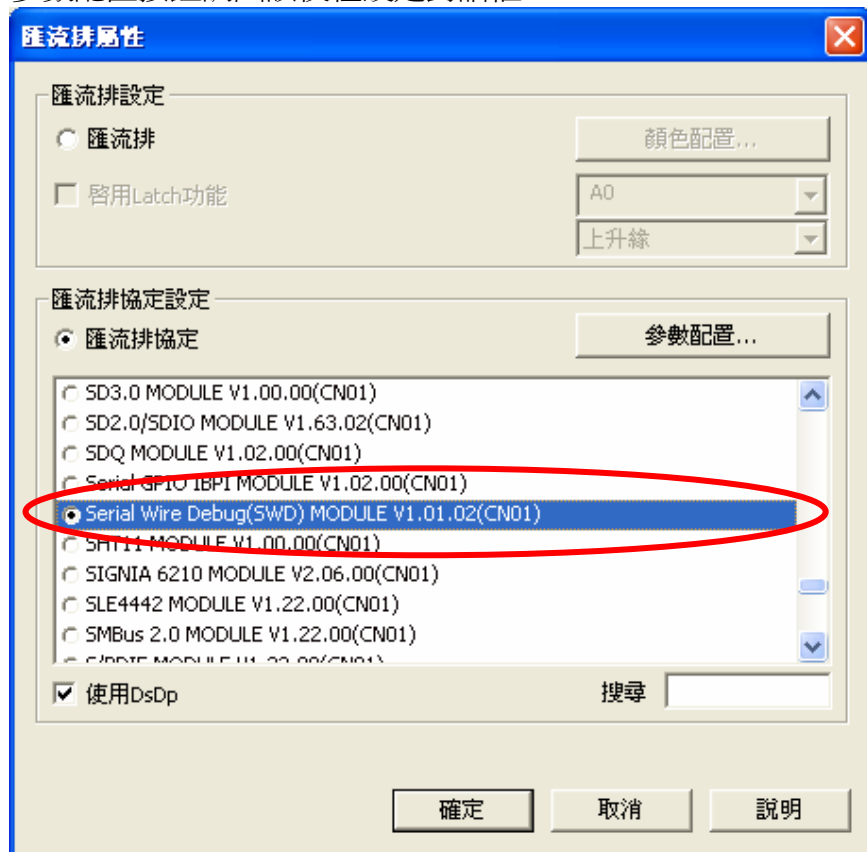
STEP 1. 在通道名稱區域右鍵，點選歸納信號線為匯流排，把 A0~A1 歸納為 Bus1，Serial Wire Debug (SWD) 匯流排協定需要 2 根或 2 根以上訊號線解碼。



STEP 2. 選擇 Bus1，再在通道區域右鍵，點選匯流排屬性，調出匯流排屬性對話框。



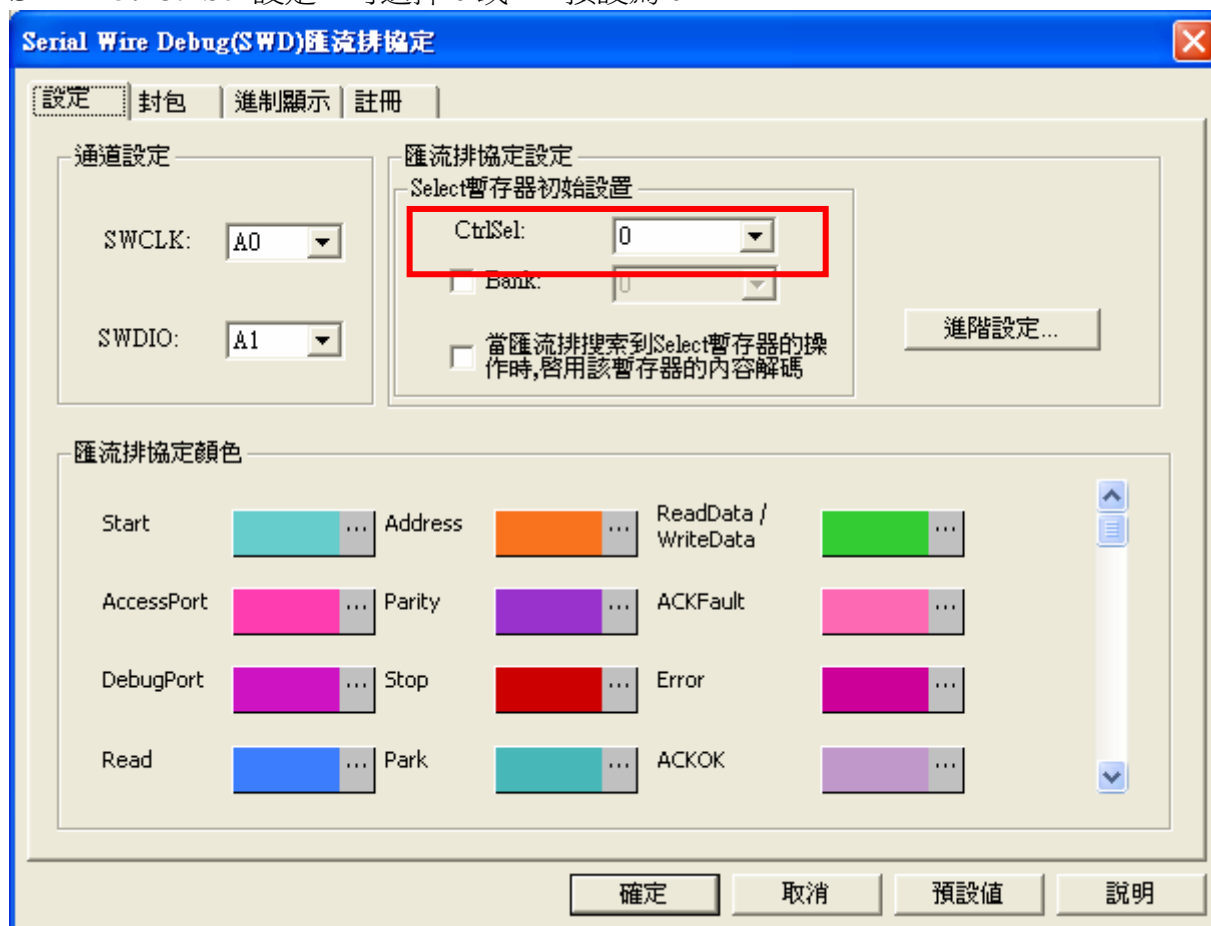
STEP 3. 在匯流排屬性對話框，點選 Serial Wire Debug (SWD) MODULE V1.01.02(CN01)，再單擊參數配置按鈕調出該模組設定對話框。



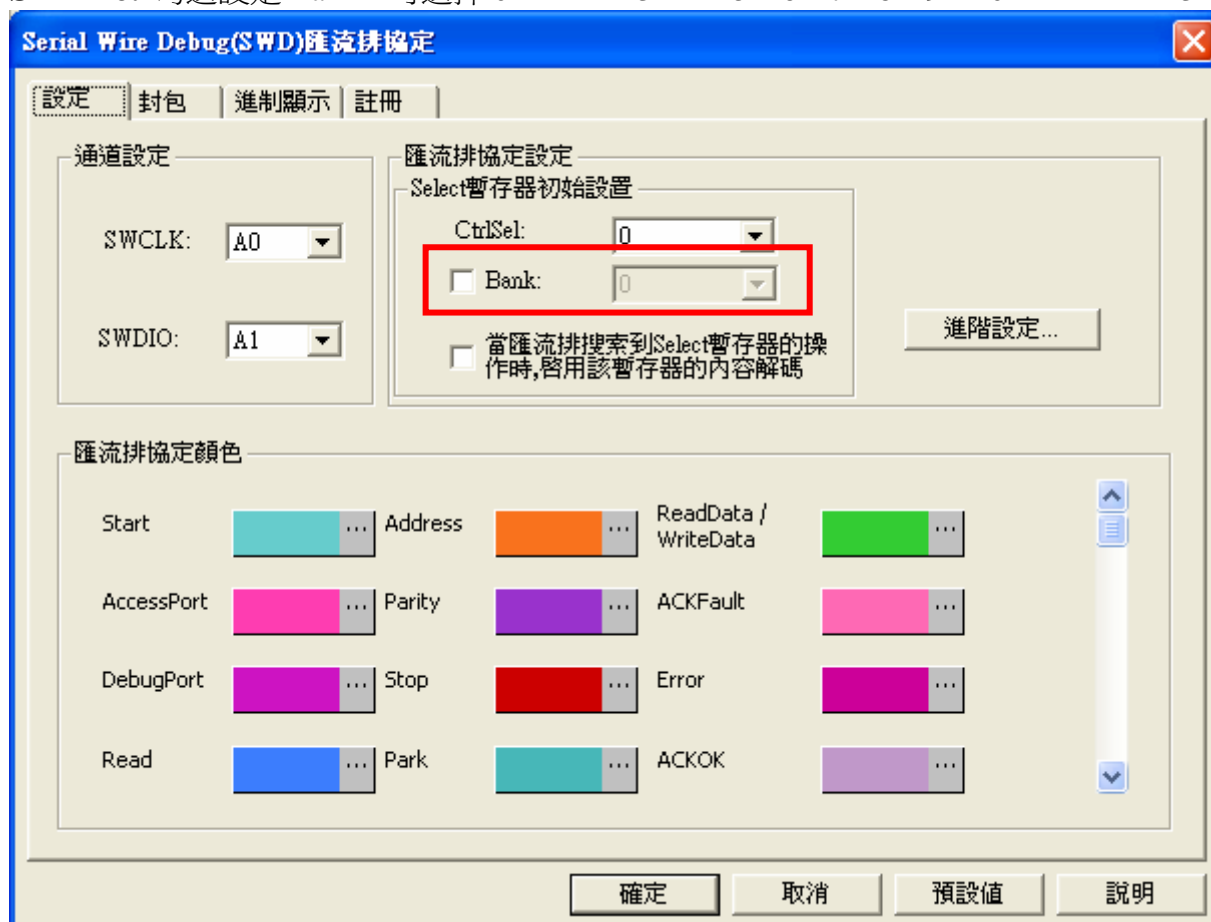
STEP 4. 通道設定，SWCLK 預設為 A0，SWDIO 預設為 A1。



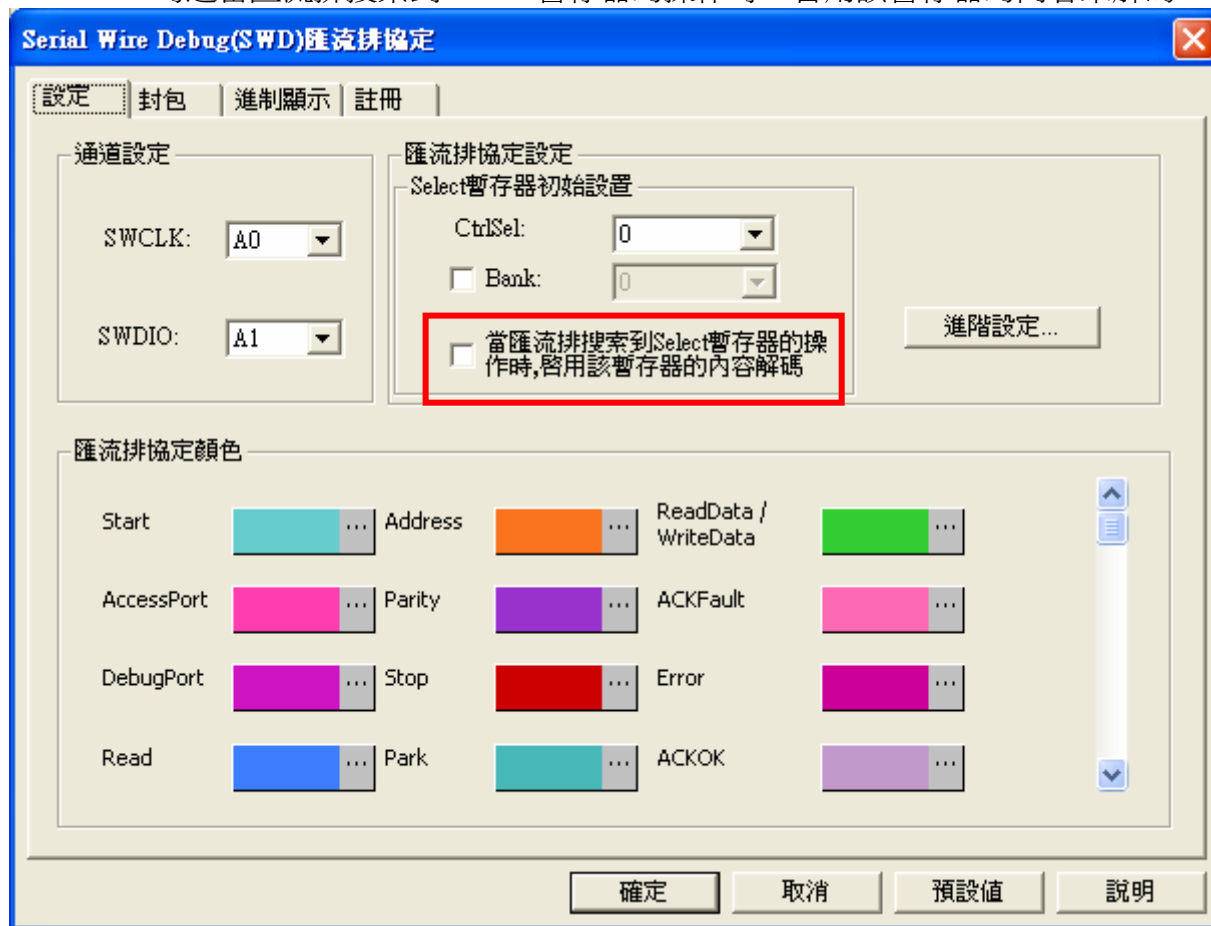
STEP 5. CtrlSel 設定，可選擇 0 或 1，預設為 0。



STEP 6. 勾選設定 Bank，可選擇 0、1、2、3、4、5、6、7、8、9、10、11、12、13、14、15。



STEP 7. 勾選當匯流排搜索到 Select 暫存器的操作時，啟用該暫存器的內容來解碼。



STEP 8. 點擊進階設定按鈕，進行 AP(Access Port)暫存器及 DP(Debug Port)暫存器設置。



封包列表

